

Общая информация

Контроллер блока EEPROM 4k x 39 (16 Кбайт данных пользователя) предназначен для подключения к системным шинам AMBA APB и AXI4 блока Hard IP EEPROM с объемом памяти для данных пользователя 16 Кбайт с архитектурой 4k x 39. 39-битная шина данных EEPROM включает 32 бита данных пользователя и 7 бит для коррекции одиночных и детекции одиночных и двойных ошибок (SECDED, Single Error Correction, Double Error Detection).

Функциональные особенности

- Поддержка записи и чтения из EEPROM через интерфейс APB;
- Поддержка чтения (включая исполнение программного кода) из EEPROM через интерфейс AXI4;
- Внутренняя схема коррекции одиночных и детекции одиночных и двойных ошибок (SECDED);
- Возможность прямого доступа к битам коррекции/детекции на запись и на чтение;
- Возможность подстройки длительности операций записи и чтения через внутренние регистры;
- Возможность отправки запроса прерывания при обнаружении ошибки/завершении записи.

| Информация о СФ-блоке | |
|--|--|
| Тип СФ-блока | Soft IP |
| Статус | Выполнена функциональная верификация блока |
| Поддерживаемые техпроцессы | Только RTL-код, поддерживается любой техпроцесс |
| Поддерживаемые интерфейсы | AMBA AXI4 AMBA APB |
| Результат логического синтеза | |
| Количество эквивалентных вентиляей | 3987 |
| Файлы, сопровождающие СФ-блок | |
| Документация | Спецификация |
| Файлы проекта | Исходное описание на языке SystemVerilog |
| Пример проекта | Нет |
| Тестовый модуль | Нет |
| Файл ограничений | Нет |
| Модель | Не требуется |
| Программное обеспечение, работающее с СФ-блоком | |
| Моделирование | Любой инструмент для моделирования verilog (например, Cadence Incisive Enterprise Simulator) с поддержкой UVM |
| Инструмент синтеза | Любой инструмент синтеза для verilog RTL (например, Cadence Genus Synthesis Solution, Cadence Innovus Implementation System) |
| Стоимость СФ-блока и технической поддержки | |
| По запросу | |