

Общая информация

IP блок предназначен для формирования сигнала с частотой 48 МГц на основе опорного сигнала с частотой 6 МГц.

Функциональные особенности

- Источник питания: 1,62-1,98 В
- Технология CMOSF8 (4 слоя металлизации)
- Ток потребления 300 мкА
- Время стабилизации: не более 1 мс
- Температурный диапазон -40°C - 85°C
- Размеры: 133 мкм x 97 мкм

Информация о СФ-блоке	
Тип СФ-блока	Hard IP
Статус	Проверен в кремнии
Поддерживаемые техпроцессы	CMOSF8
Поддерживаемые интерфейсы	
Размеры	
X; Y	133 мкм; 97 мкм
Файлы, сопровождающие СФ-блок	
Документация	Спецификация
Файлы проекта	gds, lef, cdl, drc.summary, lvs.report
Пример проекта	Нет
Тестовый модуль	Нет
Файл ограничений	Нет
Модель	lib, поведенческое описание Verilog
Стоимость СФ-блока и технической поддержки	
По запросу	